Chapter 12 design verification

Juan Alberto Gutiérrez Canto

Mat.-24400063

12.4 Verifying the object states machine

Cuando se crea una maquina de estados, se trata de que se diseñe y se usa correctamente.

Si se tiene una maquina de estados, se quiere que todos los estados estén conectados y todas las condiciones existan, así mismo que las conexiones sean ortogonales.

Una vez que la maquina de estados sea ortogonal, las transiciones de un estado a otro deben de estar definidas en que momento se puede, y en cuales no, hay que revisar que todo sea entendible y que no existen similitudes.

Para checar la maquina de estados hay que seguir estos pasos.

comprobar la estructura de la máquina de estado para asegurarse de que no tiene trampas o lazos ocultos, es decir, que no pueden quedar atrapados en algún bucle sin fin y nunca llegar a un estado de retorno.

examinar el diseño de programas para asegurar que todos los estados posibles focos sido identificados. es decir, ¿es completa? un diseño de programa se completa cuando un estado se define para cada posible combinación de los valores de los atributos.

comprobar el estado de ortogonalidad, es decir, para cada conjunto de condiciones hay uno y sólo un estado posible.

verifique que las transiciones de cada estado están completos y ortogonal, que es de todos los estados, un estado próximo únicamente se define para cada posible combinación de valores de entrada de máquinas de estados.